

高性能・低消費電力が可能な 「超高速検索システム」の開発

株式会社シュハリシステム

目次

1. 開発の背景(連想メモリ(CAM)の特徴)
2. 3つのコアコンピタンス
3. ランダム拡散方式の概要
4. 登録確率論の検証
5. SRAMマツト構成による登録・検索概要
6. 一般的な処理での比較
7. 開発状況
8. モデルプラン

1. 開発の背景(連想メモリ(CAM)の特徴)

連想メモリは、コンテンツ アドレス可能メモリ (CAM) とも呼ばれ、標準なメモリとは動作が異なり1サイクルでデータを検索できるように設計されている

データの高速検索には非常に優れているが高価であり、主にハイエンドのネットワークハードウェアなどのごく一部の用途でのみに使用されている

他用途に普及しないのは

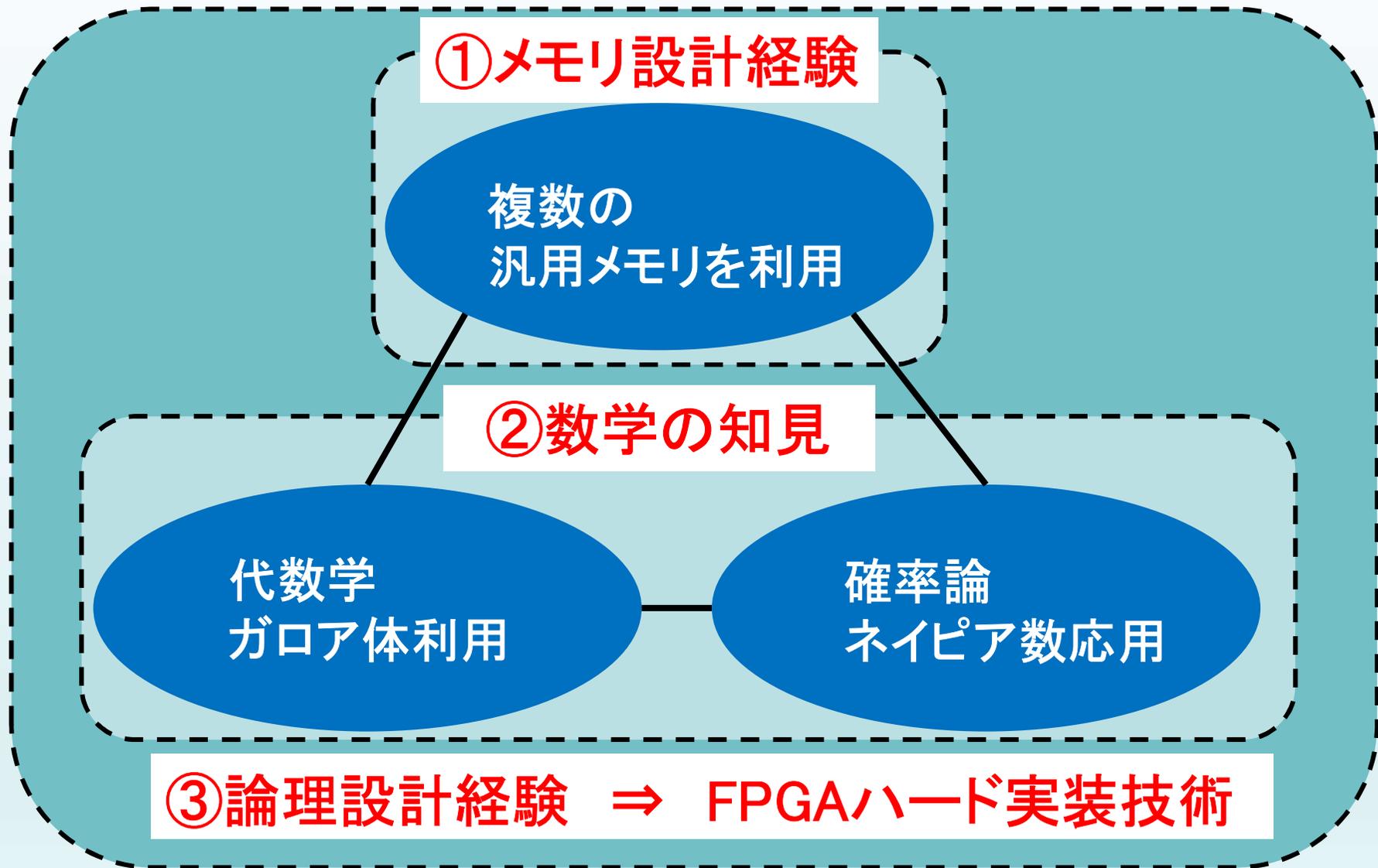
- ・メモリ全選択動作するため消費電力大:大容量化が困難
- ・特殊なメモリセルを使用しカスタムメモリ設計必要:工数/TAT大

汎用メモリ(SRAM/DRAM)で連想メモリを実現できないか

- ・検索の入力データを汎用メモリのアドレス入力に使用
- ・そのままだと膨大なメモリ空間が必要で実現不可能

ランダム拡散方式を考案

2. 3つのコアコンピタンス



連想メモリ(CAM)の機能を汎用メモリ(SRAM)で実現

3. ランダム拡散方式の概要

■代数学を利用した演算(概略)

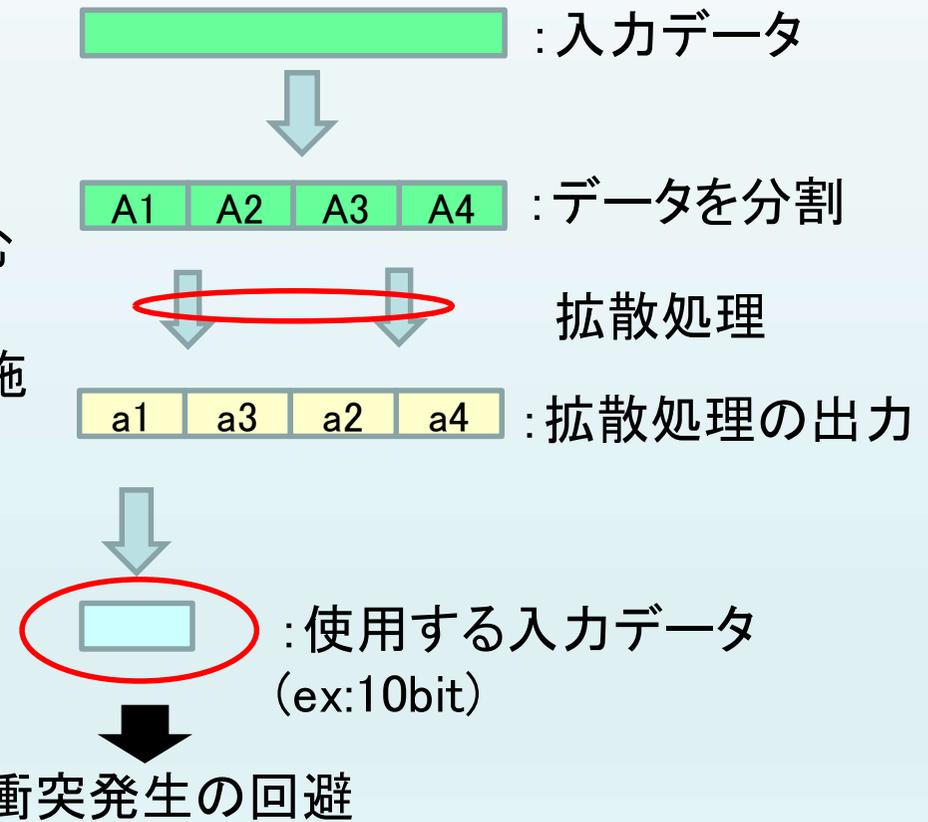
■ランダム拡散処理の方法

<ランダム拡散処理>



生成多項式を含む
BCH符号の演算
:ガロア体上で実施

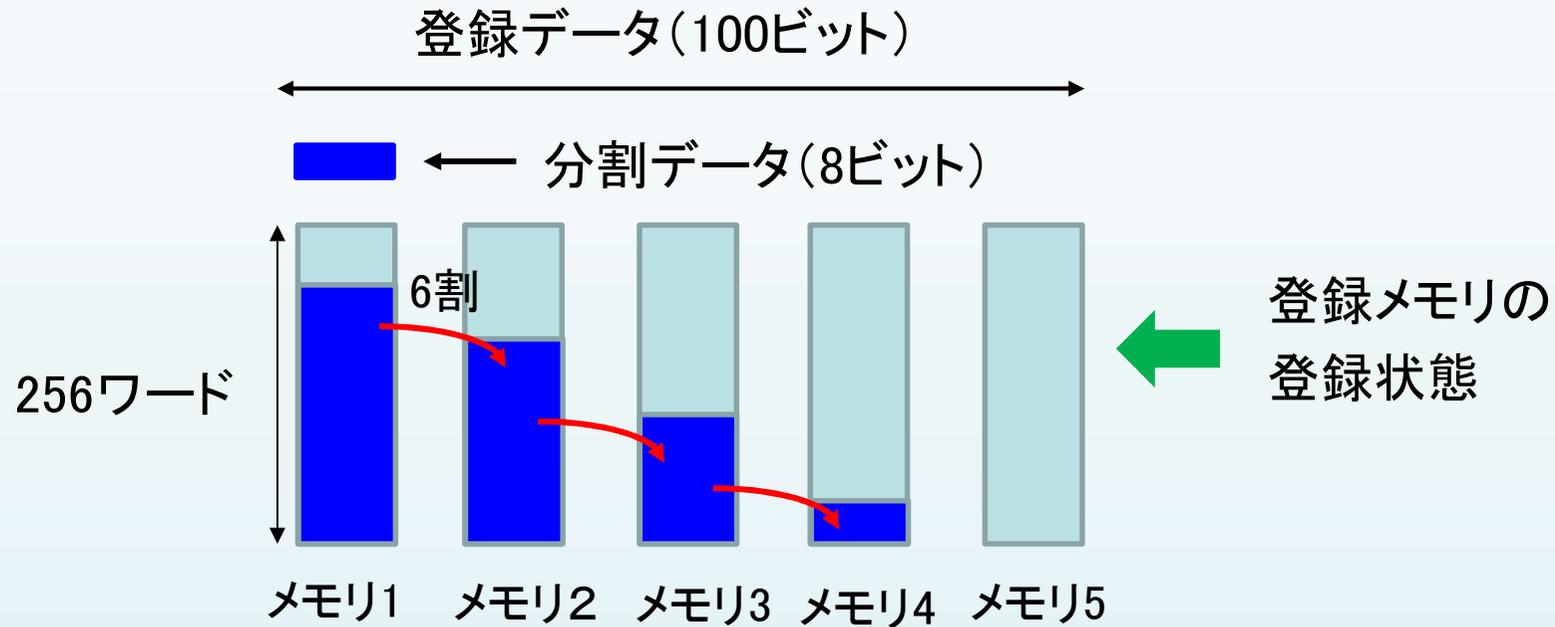
<処理の例>



登録理論:

ネイピア数の逆数 ($1/e \approx 0.368$) を利用

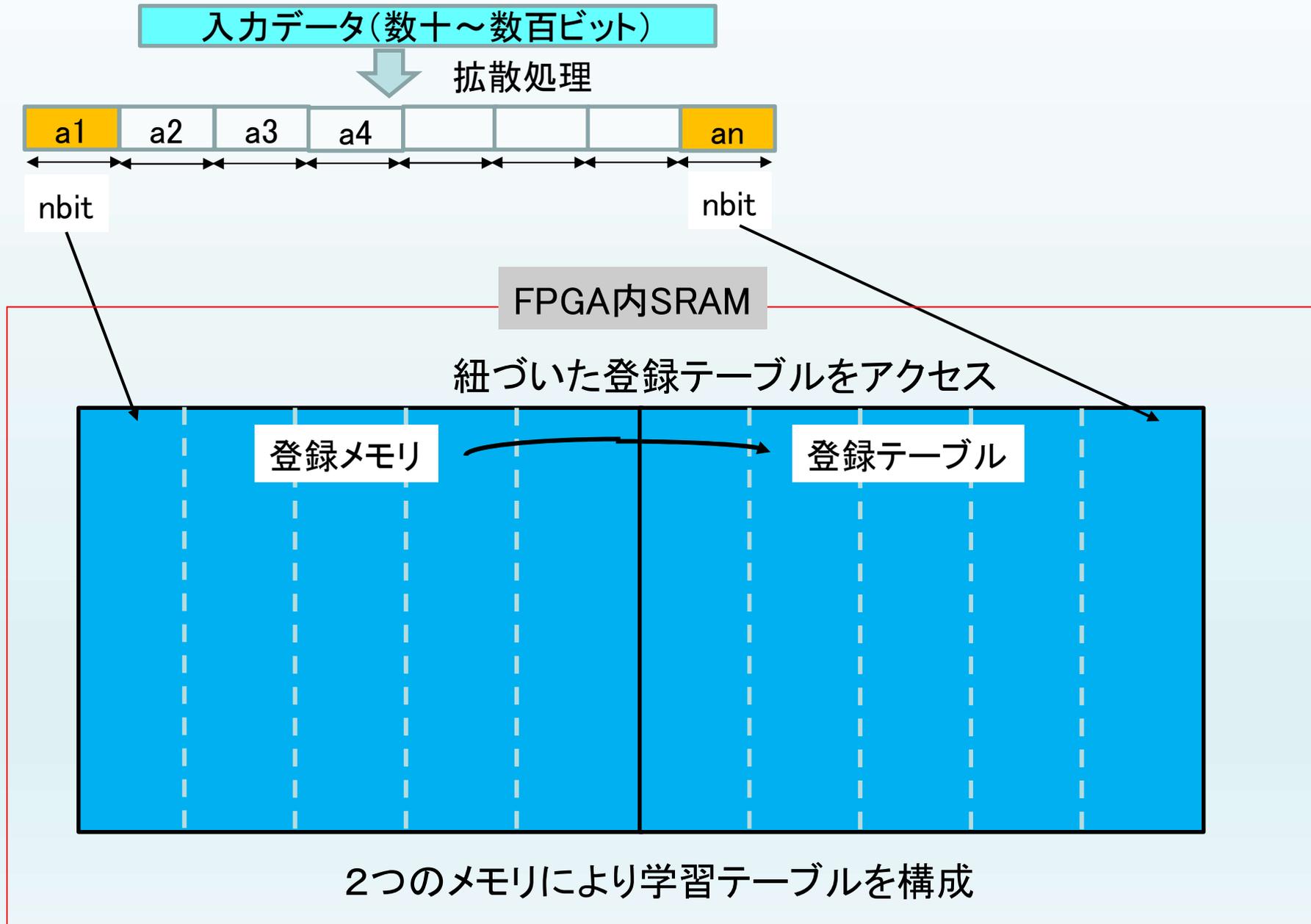
4. 登録確率論の検証



登録数256

	メモリ1	メモリ2	メモリ3	メモリ4	メモリ5
登録数 (理論値)	161	79	15	2	0
	63.2%	30.8%	5.8%	0.2%	0.0%
登録数 (検証結果)	163	78	15	0	0
	63.5%	30.7%	5.8%	0.0%	0.0%
検証結果	登録数が理論値とほぼ一致することを確認 (誤差0~2登録数以内)				

5. SRAMマツト構成による登録・検索概要



6. 既存技術との優位性

弊社技術

既存技術

項目／比較製品	弊社技術を実装した市販FPGAボード	ソフトウェア処理 (CPU+GPU)
処理速度	3桁以上高速	1
消費電力	2／3以下	1
コスト	数万程度	数十万



6. 一般的な処理での比較

同一性能のハードで比較

項目	GPU	FPGA	FPGA+本技術
性能	640 GFLOPS	648 GFLOPS	検索・認識処理にて更に高速化を実現を実証にて確認
柔軟性	<ul style="list-style-type: none"> 画像処理の高速演算が得意 計算処理が得意なデバイスであるが複雑な制御が苦手 	<ul style="list-style-type: none"> 組込み用途が得意 ブロックの配線を自由に再構成可能 ユーザー仕様の回路が実現可能 	←
消費電力	323W	9W	設計効率により更に低消費電力化実現可能か実証にて確認
開発コスト	<ul style="list-style-type: none"> オープンソースが充実 プログラム技術者が豊富 	<ul style="list-style-type: none"> 論理設計技術者のリソース確保 特有の技術を持った技術者が対応必要のため人件費高 	設計及び実装組込み対応にて開発コスト削減の提案
ハードコスト	約7万円	約3万円	←

GFLOPS: 1秒間に実行できる浮動小数点演算の回数を10億回単位で表したもの

7. 開発状況

システム開発	Ver.	仕様	進捗	成果・目標
SRAM-CAM Simple System	0.0	<ul style="list-style-type: none"> 基本性能の確認、 既存の検索処理演算との比較 	開発完	<ul style="list-style-type: none"> 衝突時の理論確認済 速度・消費電力等で優位性確認済
	0.5	<ul style="list-style-type: none"> レジスタIFのAXI化による性能向上 	開発完	<ul style="list-style-type: none"> レジスタセットする処理を高速化できた
	1.0	<ul style="list-style-type: none"> ストリームデータへの対応 	開発中	<ul style="list-style-type: none"> パイプライン処理による一連の処理を更に高速化
SRAM-CAM 画像認識デモ機		GPUとの性能・消費電力の比較を見える化	2024/8- 着手	処理速度・消費電力・コストの優位性を検証
SRAM-CAM 製品化開発		小～中規模データ向け「超高速検索システム」 SRAM版開発 <ul style="list-style-type: none"> 製品仕様検討 デバイス(FPGAボード)の選定 実装設計／評価、マニュアル整備 	2024/8- 着手	エッジAI 画像認識用途向け

8. モデルプラン

■1stステップ

動画顔認識(複数人同時認識)の技術を実装した実証

- ・学校／市場の門などで登校確認や関係者と不審者出入区別
- ・入退室ゲートの顔認識システムの応用、高応答化
(FPGAの特徴であるシステムの仕様変更・追加が容易な面を活かした実証実験での検証)



実証実験により技術確立にて
次のステップへ展開したい

■2ndステップ

- ・他画像検出への応用(キズ／異物／色／音など異常検出)
産業ロボットの高速制御、製造ラインでの歩留・生産性向上

■3rdステップ

- ・FPGA実装技術 ⇒ チップ化によりシステム開発企業への販売
- ・DRAM積層技術を応用し本チップを搭載の超高速検索エンジンの提案、製品実現